

Development of a Large-aperture Hybrid Photo-detector Module

Y. Kawai^{1,5}, H. Nakayama², A. Kusaka², H. Kakuno², T. Abe²,
M. Iwasaki², H. Aihara², M. Tanaka³, M. Shiozawa⁴,
H. Kyushima⁵, M. Suyama⁵

¹*The Graduate University for Advanced Studies, Hayama, Kanagawa Pref., Japan*

²*University of Tokyo, Tokyo, Japan*

³*High Energy Accelerator Research Organization, Tsukuba, Ibaragi Pref., Japan*

⁴*Institute for Cosmic Ray Research, Kashiwa, Chiba Pref., Japan*

⁵*Hamamatsu Photonics K.K., Iwata, Shizuoka Pref., Japan*

26,27 Dec. 2005 Photo-sensor Workshop at KEK

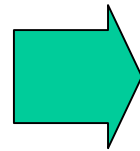
開発目的

次世代型巨大水チェレンコフディテクタ用の、新しい光検出器とその読出し回路の製作

必要とされる特長は...

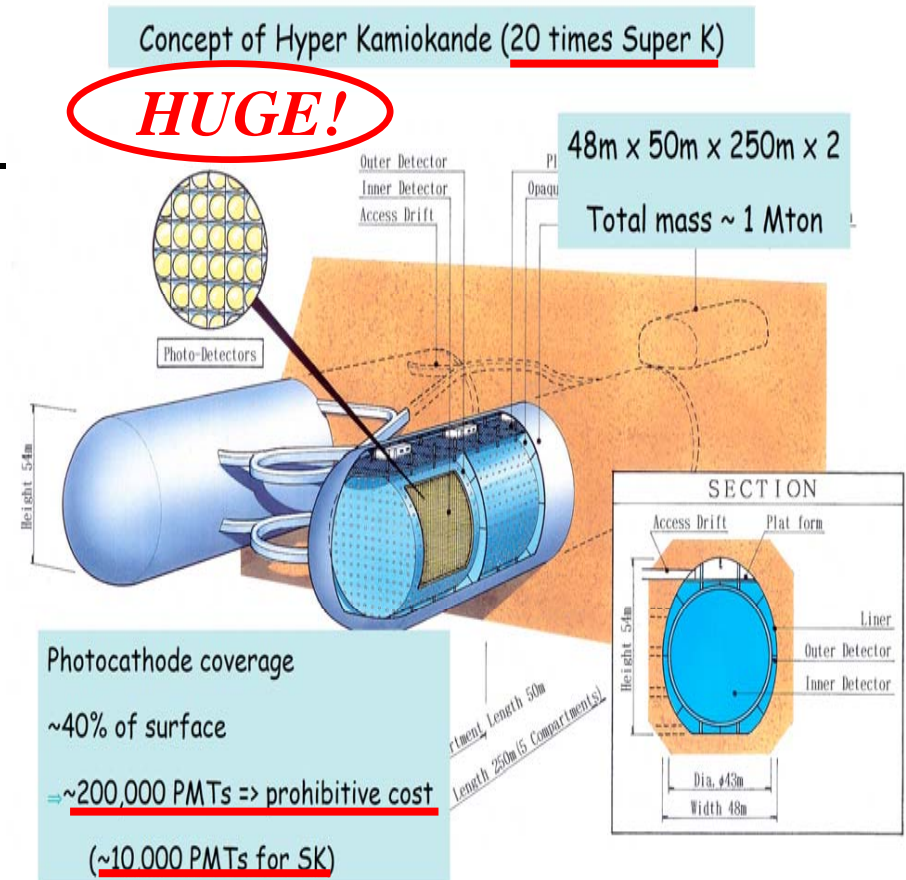
- ✓ 大きな光電面
- ✓ 優れた時間特性及びエネルギー分解能 (シングルフォトン感度)
- ✓ 低消費電力
- ✓ 構造が単純で安価

なぜなら...



ゆえに...

大口径HPDと低消費電力
読出しシステムのモジュール化



フォトセンサモジュールの構成

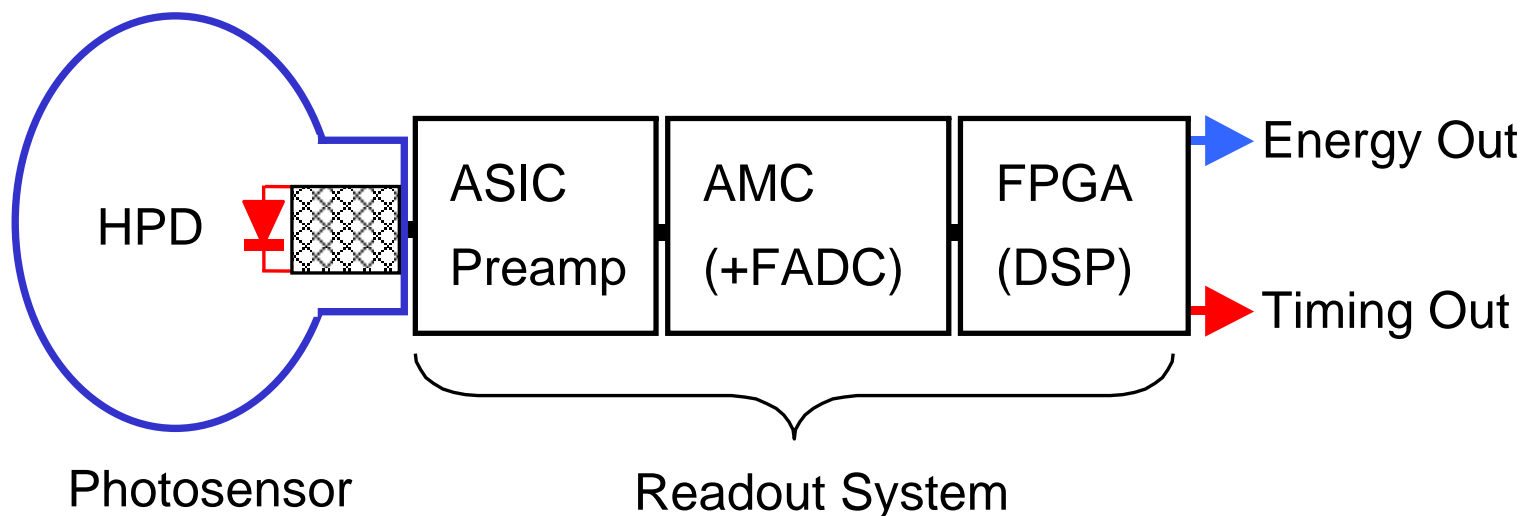


Photo sensor: "PMT" → "HPD" *for the better performance and cheaper manufacturing cost*

Sampler: "FADC" → "AMC" *for the faster sampling with less power consumption*

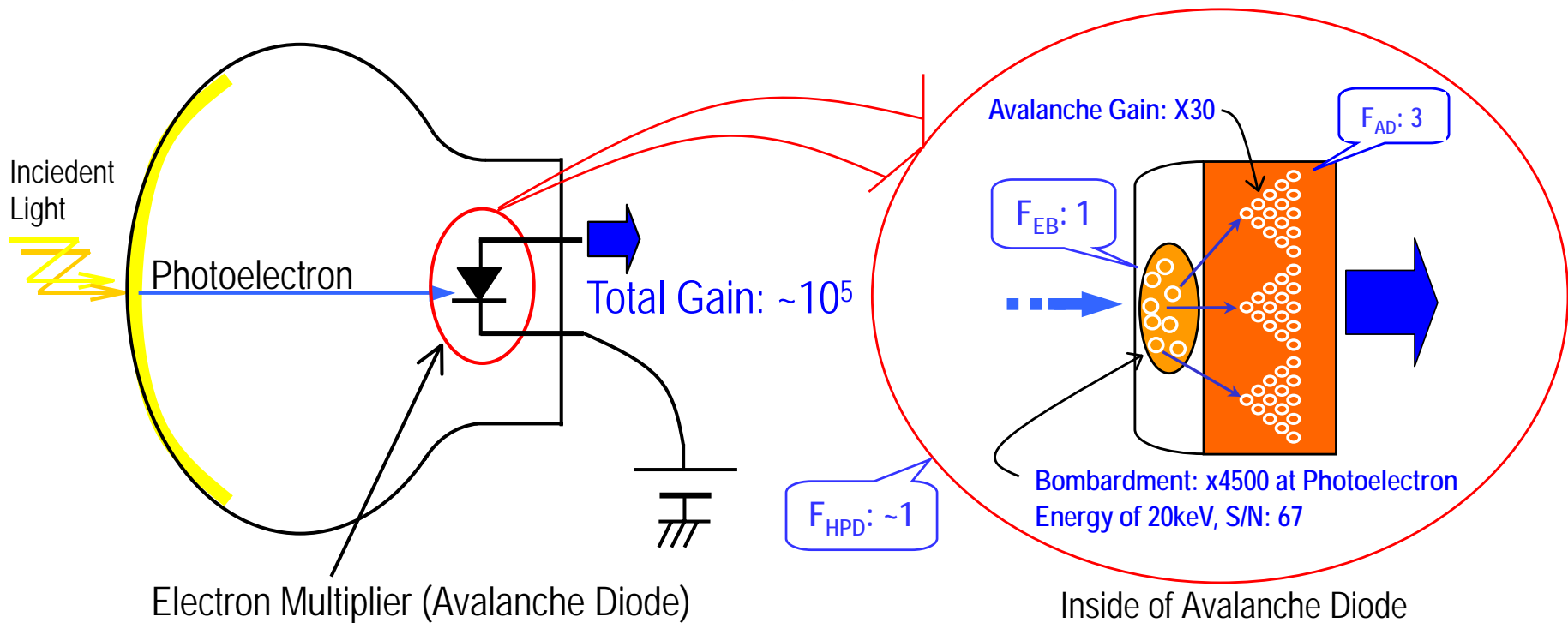
Extractor: "QDC, TDC" → "DSP" *for flexibility in designing filter*

HPD

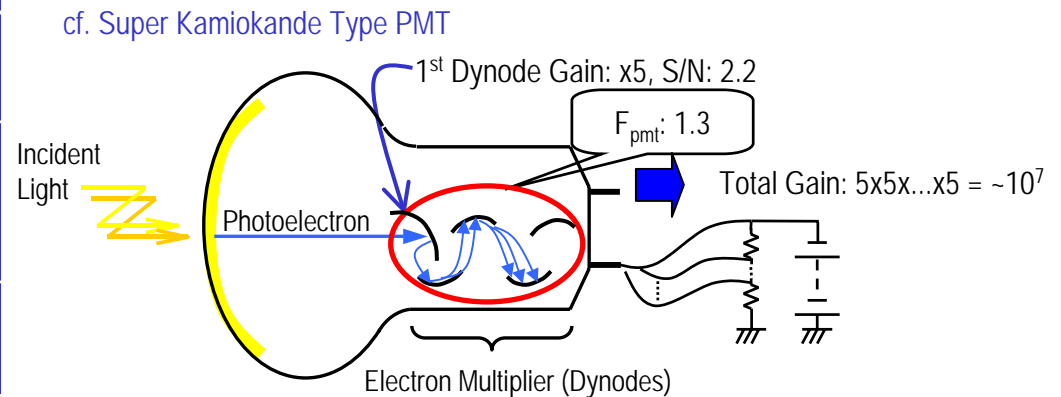
HPD目標仕様

- 耐電圧電圧: $>20\text{kV}$
- 耐水圧: $>0.5\text{MPa}$
- 時間分解能: $<1\text{ns}(\sigma)$
- Super-Kの20-inch PMTより優れたシングルフォトン感度を有すること
- ダイナミックレンジ(リニアリティ): $>300\text{p.e.}$

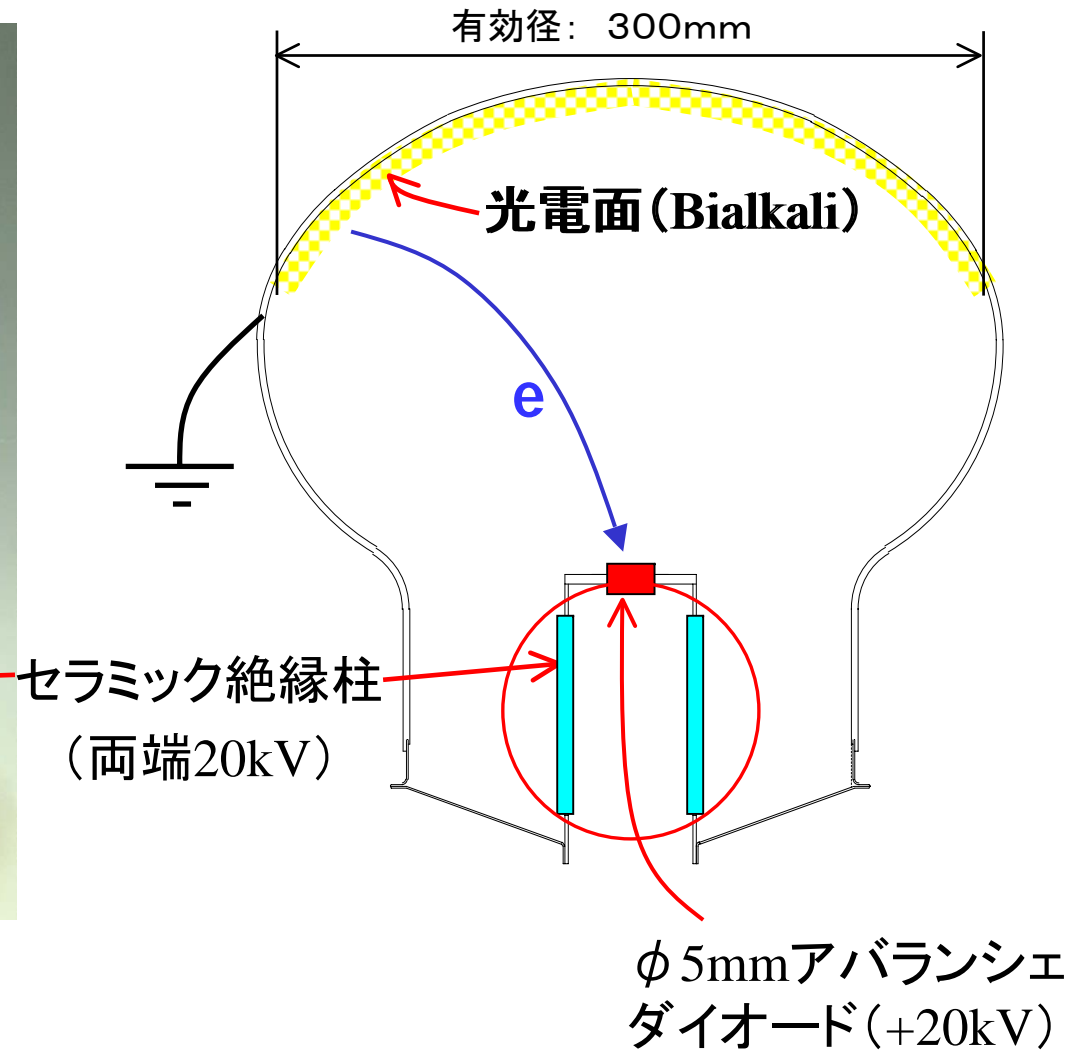
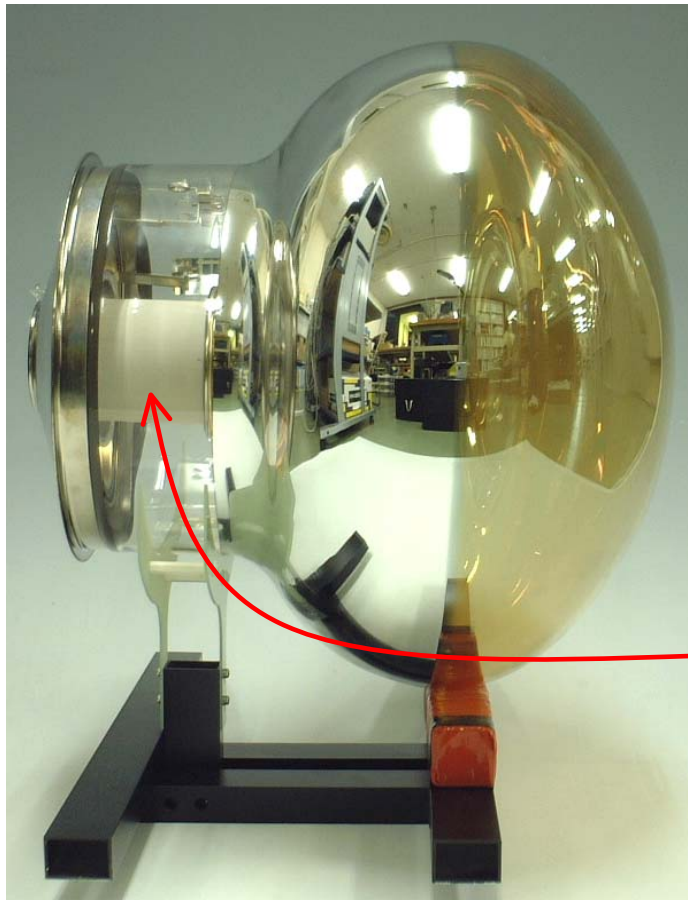
HPDの動作原理



	HPD	PMT
S/N	$\sqrt{G_{EB}} \approx 67$	$\sqrt{\delta} \approx 2.2$
Noise Factor	$F_{EB} + \frac{F_{AD} - 1}{G_{EB}} \approx 1$	$\frac{\delta^{n+1} - 1}{\delta^n (\delta - 1)} \approx 1.3$
Gain	$\sim 10^5$	$\sim 10^7$

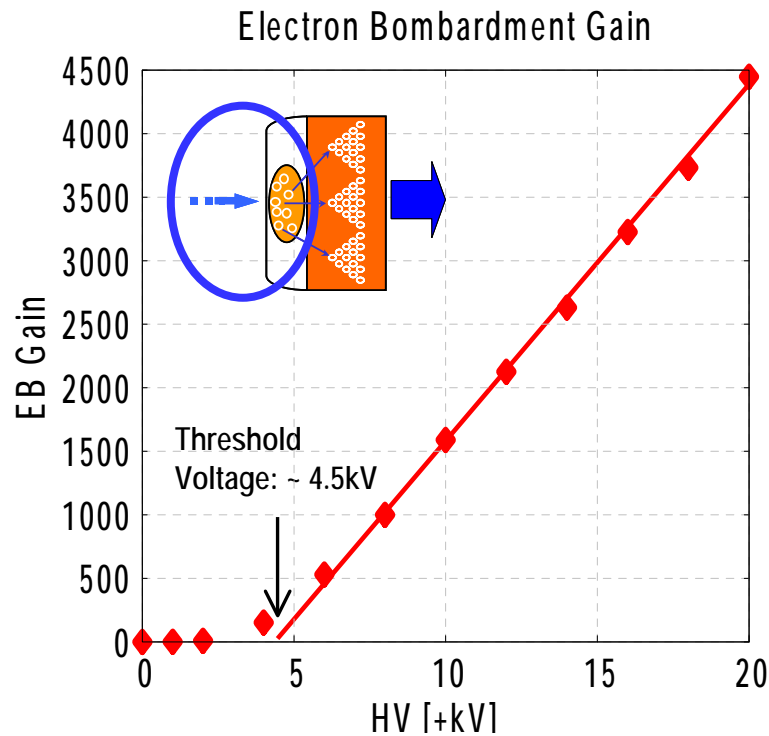


試作した13-inch HPDの構造



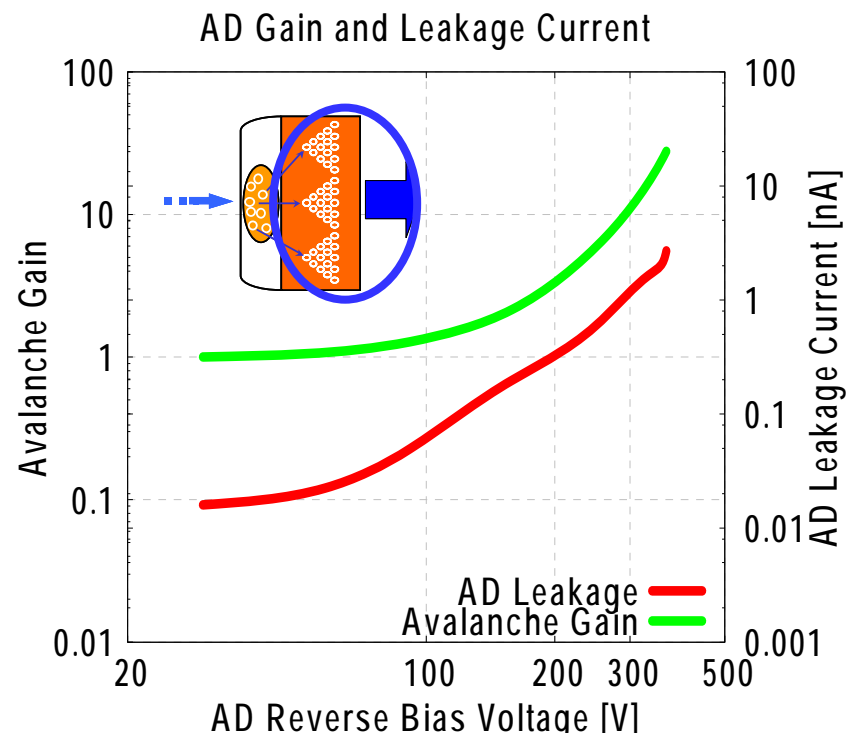
電子打込みゲイン及び、アバランシェゲイン

Bias = +70V (fixed), HV = Swept



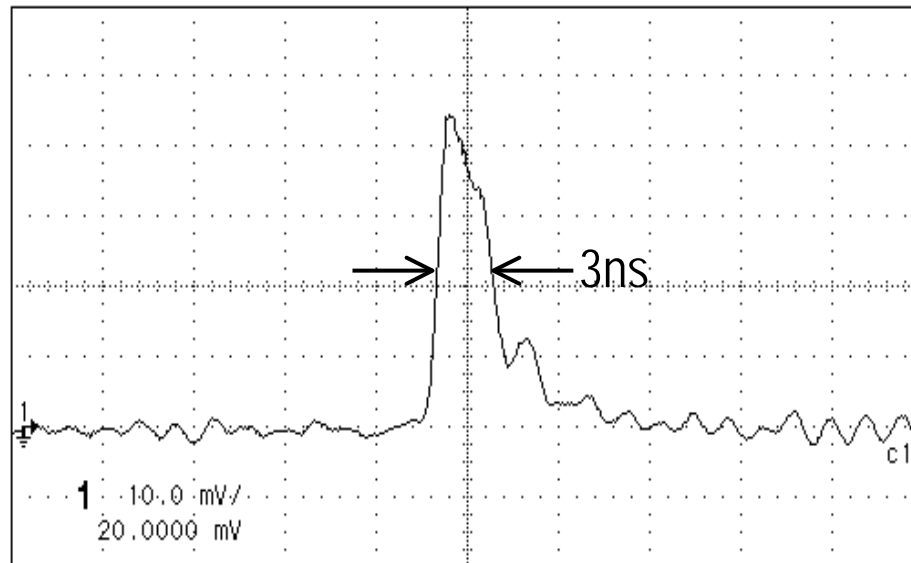
Gain = ~4500 @20kV

HV = +20kV (fixed), Bias = Swept



Gain = ~30 @365kV

インパルス応答(Raw Signal)



45.00 ns 70.00 ns 95.00 ns
 #Avg **64** 5.00 ns/div repetitive
 risetime (1) 896 ps falltime (1) 4.639 ns
 +width (1) 3.001 ns

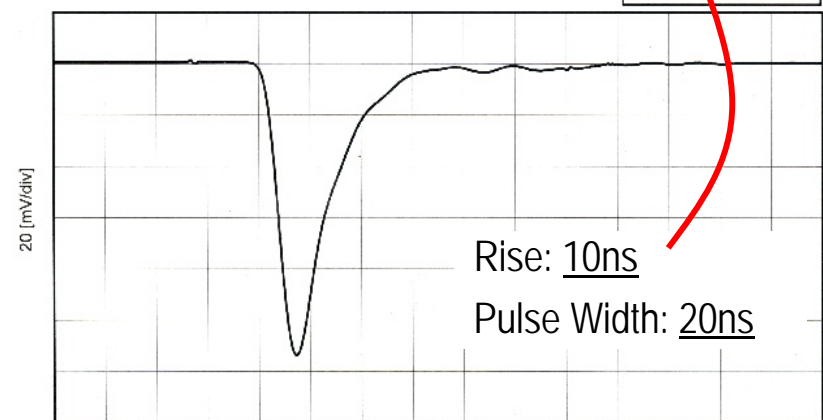
10mV/div, 5ns/div

HV, Bias: (10kV, 350V)

Light Source: PLP (400nm)

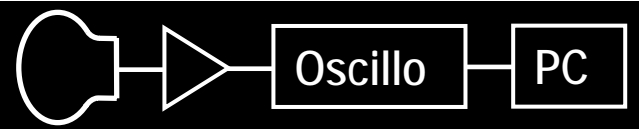
- Rise Time: ~ 0.9ns
- Pulse Width: ~ 3ns

cf. 20" PMT (for Super K)

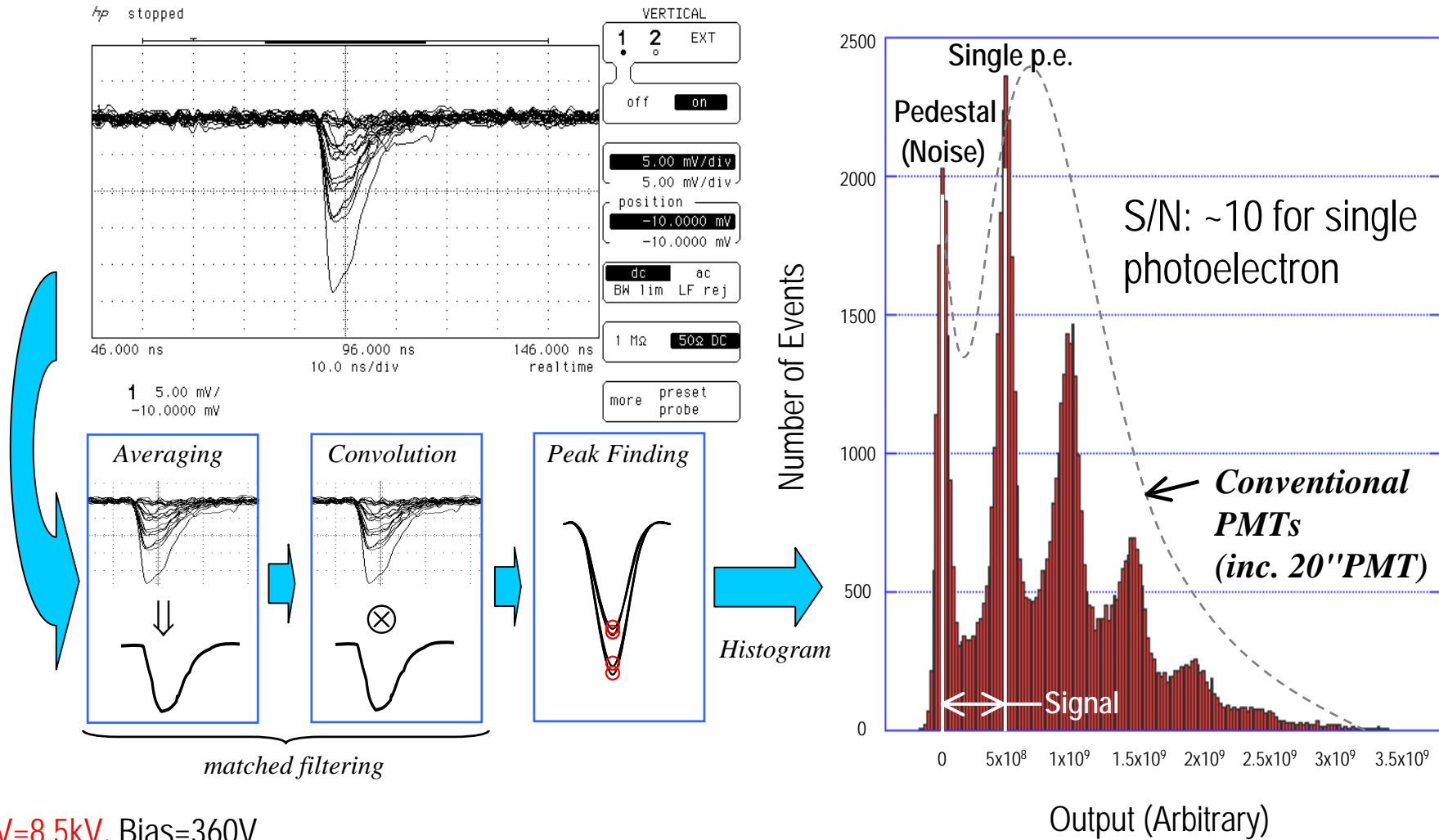


Time 20 [ns/div]

Serial No. : JK7141
 Supply Voltage : 2000 [V]



エネルギー分解能

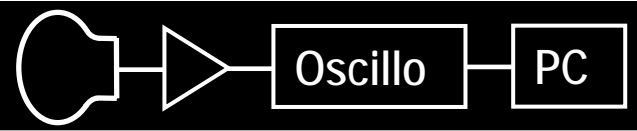


HV=8.5kV, Bias=360V

Light Source: Pulsed Laser, Wavelength of 400nm

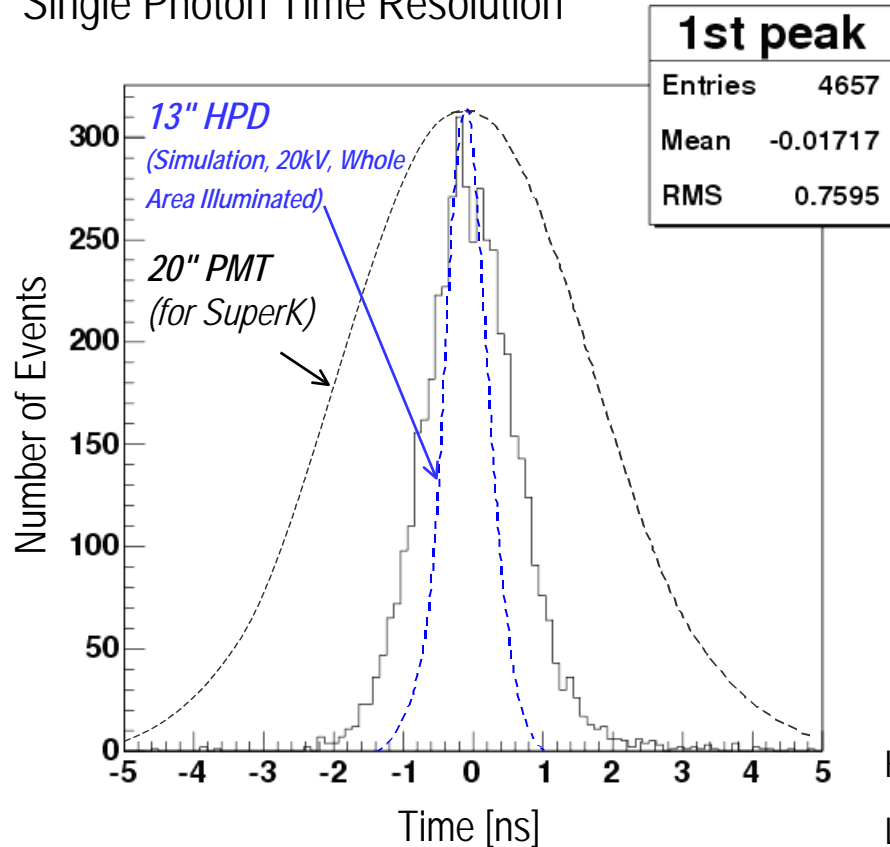
Test environmental magnetic intensity of under 0.2 gauss

→ シングルフォトン感度を確認

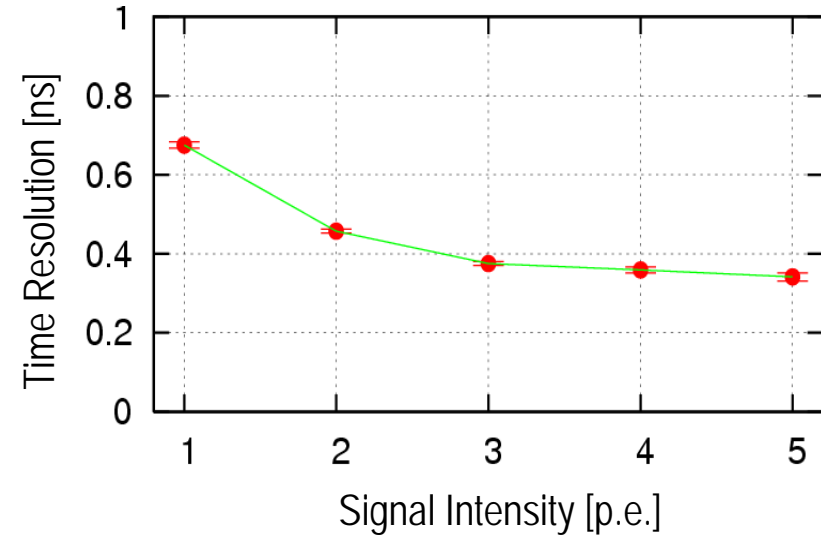


時間分解能

Single Photon Time Resolution



Signal Intensity vs. Time Resolution



入射光子数の増加にともない、TTSも改善される。

打込み電圧12kVにて、シングルフォトン TTS ~ 700ps (σ) を観測。

20kVでは更に向上する見込み。(シミュレーションでは300ps (σ))

HV=12kV, Bias=365V

Light Source: Pulsed Laser, Wavelength of 400nm, ~20mm dia. spot illuminated on photocathode

➡ TTS < 1ns (σ) を達成

試作した13-inch HPDと大口径PMTの比較

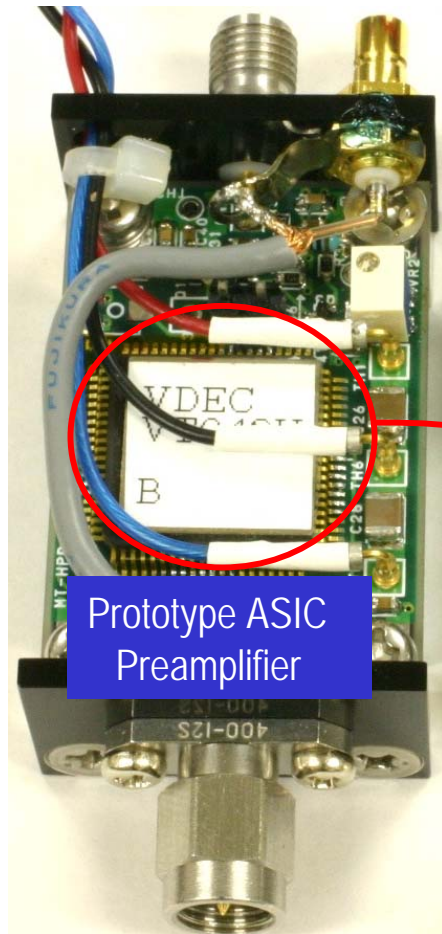
		13-inch HPD (under development)	13-inch PMT (R8055)	20-inch PMT (R3600-02 for Super Kamiokande)
Single Photon TTS (σ) (ϕ 20mm-spot illumination on cathode)		700ps (at 12kV, 365V)	1ns	2ns
Single Photon Resolution (S/N)		10 (at 8.5kV, 360V)	3.4	1.6
Pulse Response	Rise Time	0.9ns	6ns	10ns
	Pulse Width	3ns	10ns	20ns
Transient Time		12ns (simulation, at 20kV)	100ns	110ns
Gain		1.0×10^5	1.0×10^7	1.0×10^7
Rated Operating Voltage		20kV for Photocathode and ~ 350V for AD	1.5kV	2kV

Preamplifier

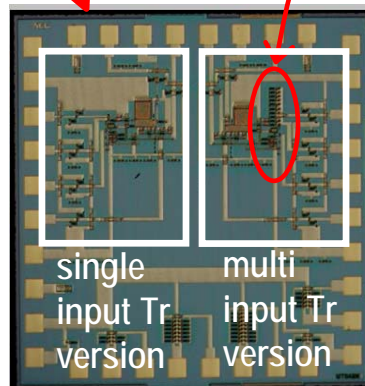
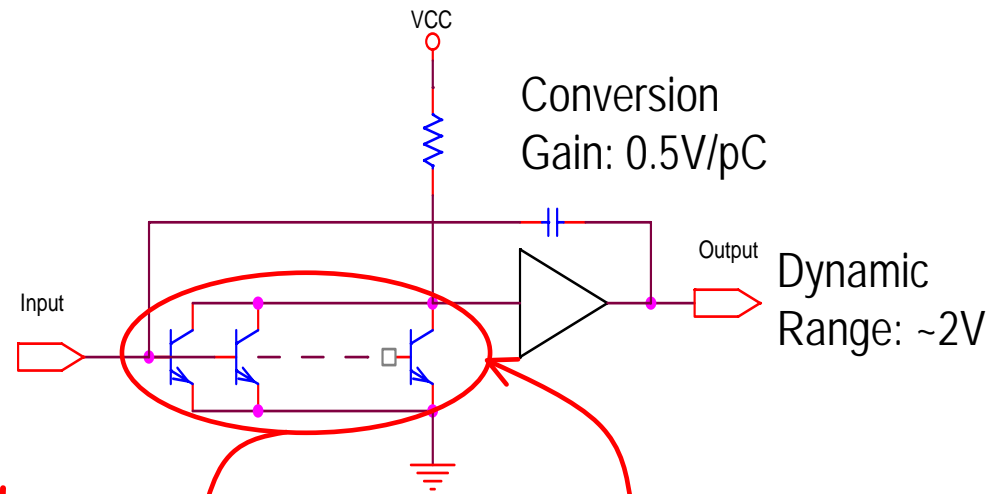
目標仕様

- 立ち上がりがHPDのパルス幅(数ns)より、十分短い。
- 300p.e.以上の強度の信号入力までリニアに応答できること。
- ノイズがHPDのシングルフォトン信号出力($\sim 1e5$ p.e.)より十分小さいこと。
- 低消費電力であること。

ASIC Preamplifier (バイポーラチャージアンプ)



Simplified Circuit Schematics of the ASIC Preamplifier

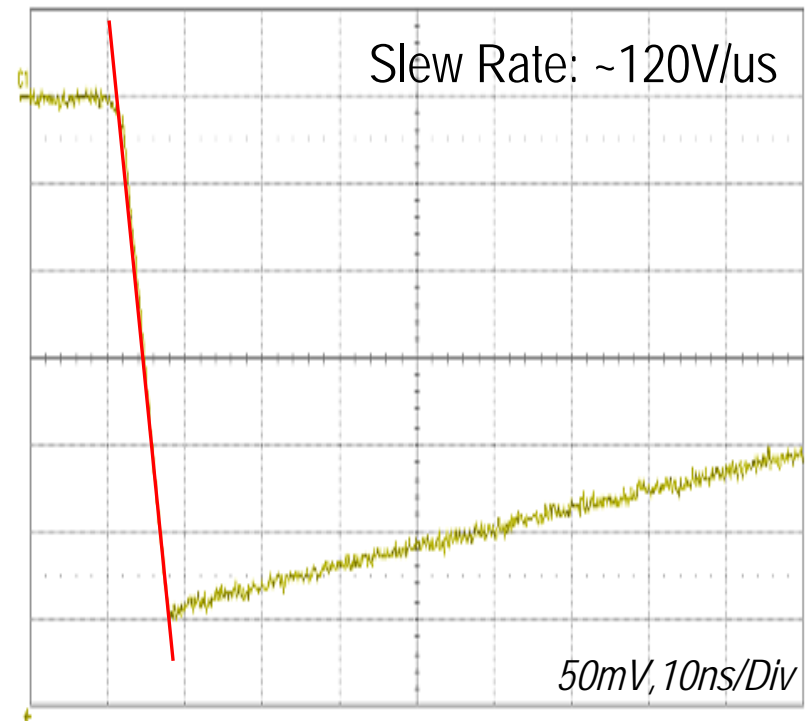
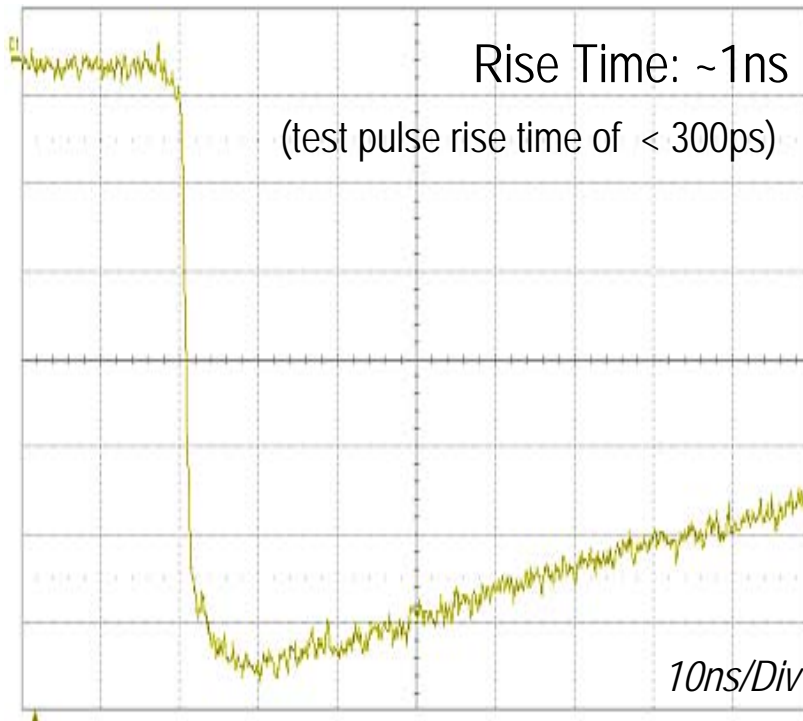


Multiple Input Transistors:
reduce $r_{bb'}$ for lower noise

$$ENC_s^2 = 4kT \cdot (r_{bb'} + 1/2 gm) \cdot Cd^2 \cdot \int W'(t)^2 dt$$

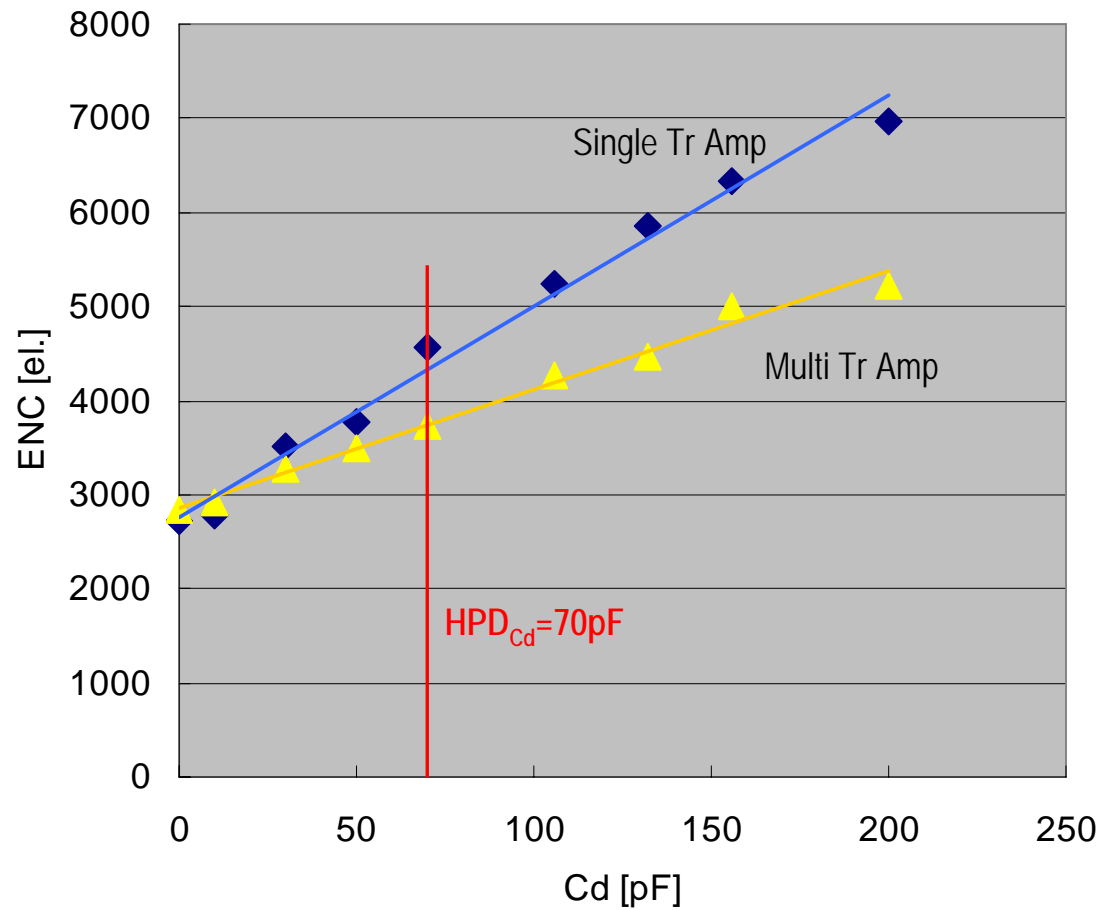
- ✓ High speed
- ✓ Low noise
- ✓ Low power consumption

インパルス応答とスルーレート



- $C_d=70\text{pF}$ では、立ち上がりは5ns程度となってしまう。
- Slew Rateが最大HPD入力信号を制限し、約90p.e.が上限。(HPD $C_d: 70\text{pF}$, Gain: $1e5$) → 要求値である300p.e.を満たしていない。

ENC vs. 検出器容量



	ENC (Cd at 70pF)
Single Tr Amp	4300 el.
Multi Tr Amp	3800 el.



- ✓ Multi Trの効果を確認
- ✓ HPD Gain 1e5と比較して十分小さい

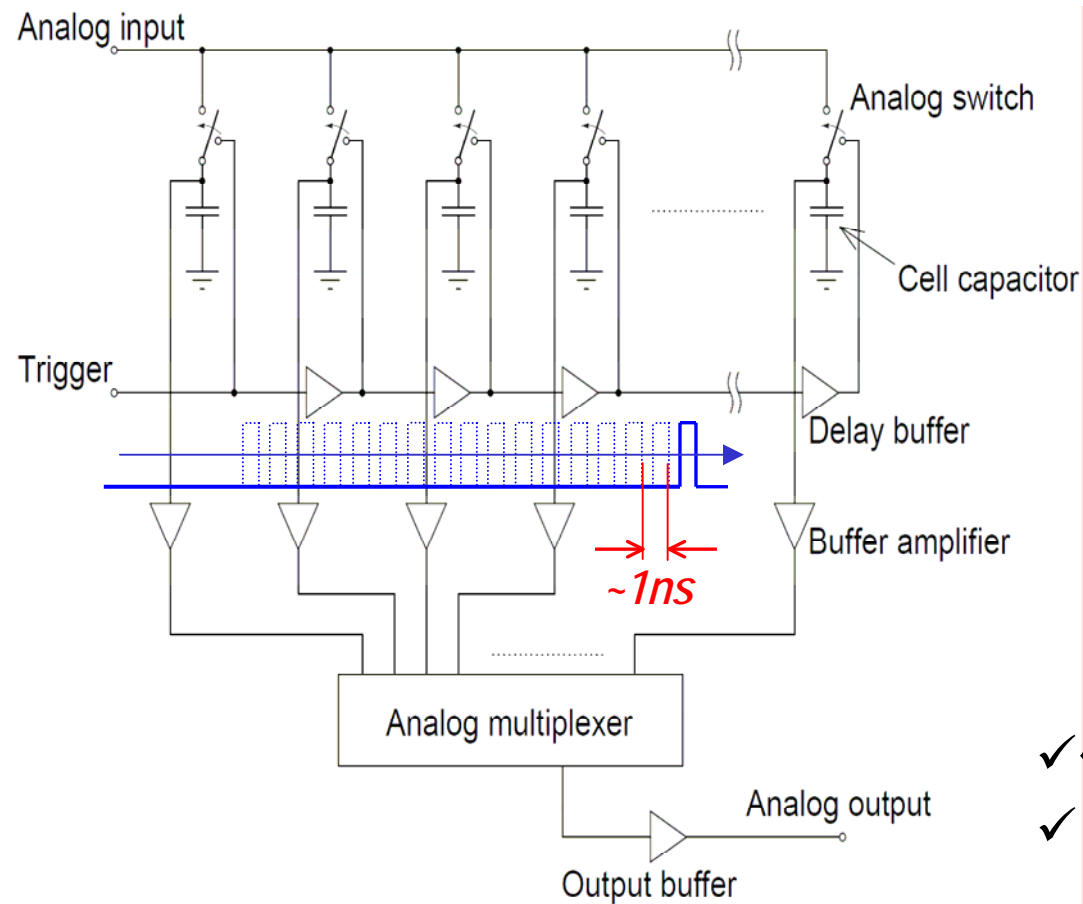
Analog Memory Cell

目標仕様

- サンプルング速度: $\sim 1\text{GHz}$
- Depth: 512 ($\sim 500\text{ns}$)
- 分解能: 10bit (入力レンジ $2\text{V}_{\text{p-p}}$ にて)
- 低消費電力: 0.5W 以下

Analog Memory Cell (波形サンプラー)

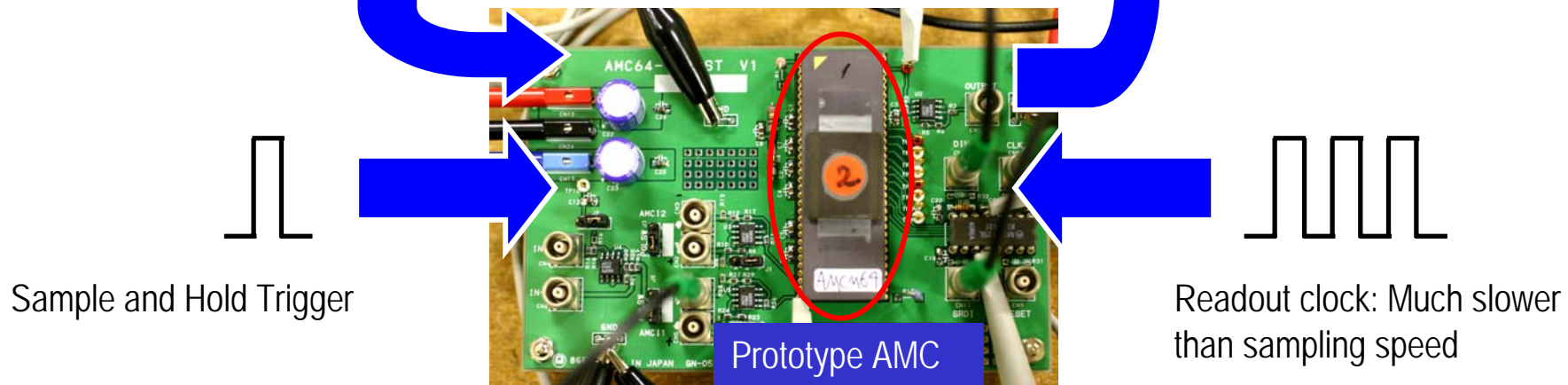
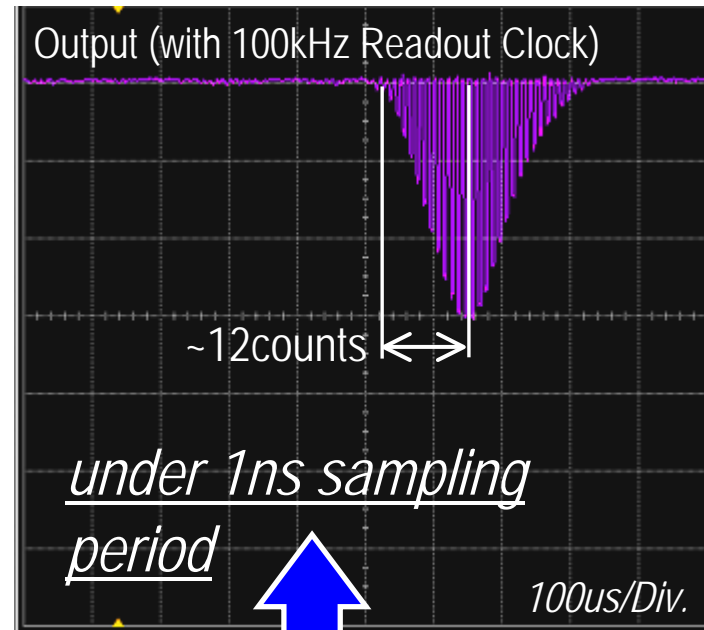
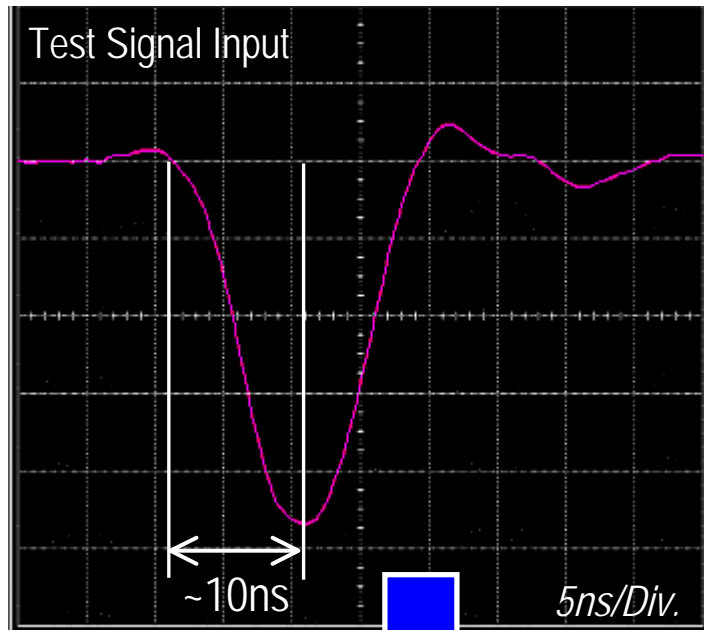
Simplified Circuit Schematics of an AMC



サンプリングクロックの代わりに、単一パルスがセル内を伝播し、ホールドスイッチをONしていく。サンプルスピード ~ 1ns (遅延バッファで決まる)。

- ✓低消費電力
- ✓同速度のFADCと比較して安価

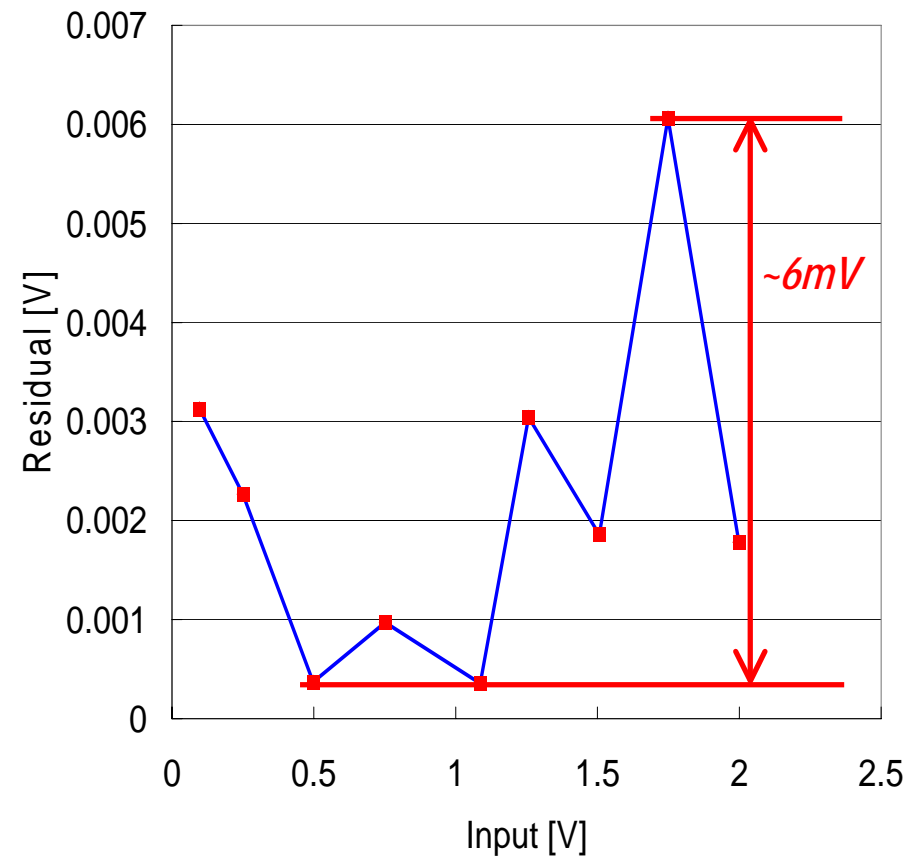
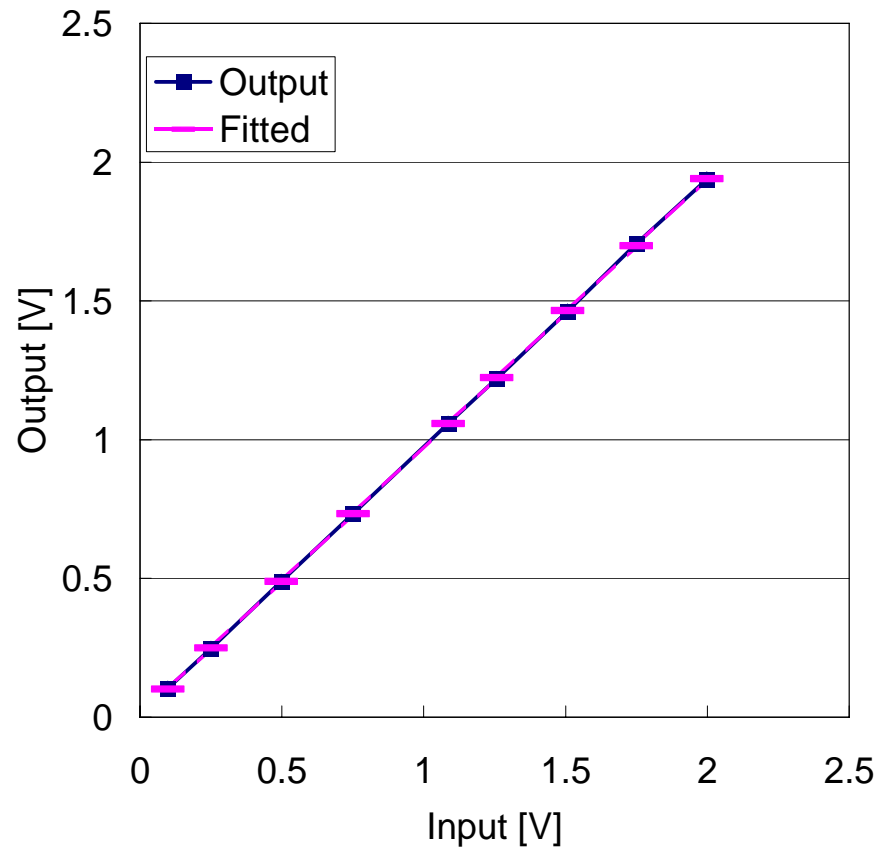
64-depth AMC 波形サンプラーテスト



1GHz以上のサンプリングと35mWの低消費電力を確認

リニアリティ

(0 to 2V: ~プリアンプ出力レンジ)

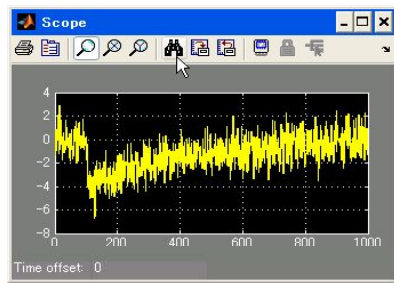


➡ ~9bitの分解能を確認 < 10bit(目標)

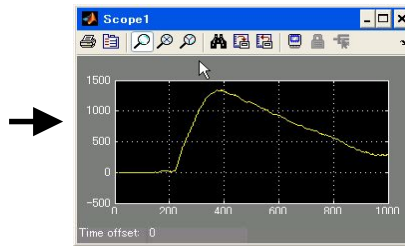
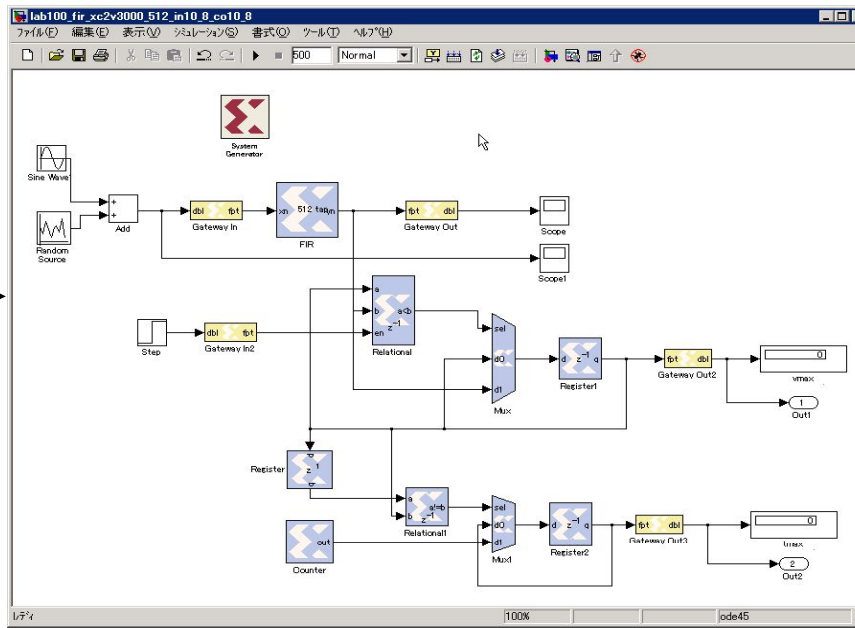
FPGA (DSP)

Digital Filter

- Matlab+Simulink+FPGAテストボード (Signal Master)を使って、オフラインでフィルタ関数等の実験中。



入力信号データ
(Simulinkから与える)



出力波形



進行状況と今後の予定

	ここまで	現在	～2006/夏頃	～2006/E	将来
HPD	<ul style="list-style-type: none"> ✓基本動作の確認 ✓耐水圧の改善 ✓問題点の把握 	<ul style="list-style-type: none"> □耐圧改良実験中 (大変苦勞している) 	<ul style="list-style-type: none"> ➢耐圧問題の解決と、定格電圧での各特性評価 		<ul style="list-style-type: none"> ➢マルチピクセル化の検討
Preamp	<ul style="list-style-type: none"> ✓ASICの試作、動作の確認 ✓問題点の把握 ✓次期バージョンのデザイン及びサブミット 	<ul style="list-style-type: none"> □次期バージョンのあがり待ち □現在のPreampとAMCにADCを加えた評価ボードを作成し、部分システムとしての試験中 	<ul style="list-style-type: none"> ➢次期バージョンチップの評価 ➢さらにAMCは512depthを試作 	<ul style="list-style-type: none"> ➢読出し系統合評価ボードの試作、評価 	<ul style="list-style-type: none"> ➢試作モジュール ➢フルシステムテスト
AMC	<ul style="list-style-type: none"> ✓64depthの試作、動作確認 ✓問題点の把握 ✓64depth_II型のデザイン及びサブミット 		<ul style="list-style-type: none"> ➢モノシリック化の検討 		
FPGA (DSP)	<ul style="list-style-type: none"> ✓オシロスコープとパソコンを使ったオフラインでのフィルタリング実験 		<ul style="list-style-type: none"> □最適フィルタの検討 □FPGAプロトタイプングツールと評価ボードとの結合、リアルタイム処理実験の検討 		